

آزمایشگاه معماری کامپیوتر

واحد محاسبه و منطق

- مدار زیر را توضیح داده و سیگنال‌های کنترلی C0، C1 و C2 را به گونه‌ای طراحی نمایید که ابتدا محتوای D0 تا D3 در ثبات A و سپس محتوای D4 تا D7 در ثبات B قرار گیرد و به دنبال آن نتیجه به خروجی منتقل شود.

